

Miskolci Egyetem



GÉPÉSZMÉRNÖKI ÉS INFORMATIKAI KAR
AUTOMATIZÁLÁSI ÉS INFOKOMMUNIKÁCIÓS INTÉZET

TDK MELLÉKLET

LovagSoC regiszterkészlet

KÉSZÍTETTE:

Kocsis Benedek

MSc szintű, villamosmérnök szakos hallgató

KONZULENS:

Dr. habil. Vásárhelyi József

Egyetemi docens

Miskolc, 2023.

Tartalomjegyzék

1. Periféria regiszterek	3
1.1. GPIO regiszterek	3
1.1.1. State Register (SR)	3
1.1.2. Direction Register (DIR)	4
1.2. MotVez regiszterek	5
1.2.1. Position Detector Register (PDR)	5
1.2.2. Zero-Crossing Period Register (ZCPR)	6
1.2.3. Commutation Controller Register 1 (CCONR1)	6
1.2.4. Commutation Controller Register 2 (CCONR2)	8
1.2.5. Open Loop Ramp Register 1 (OLRR1)	8
1.2.6. Open Loop Ramp Register 2 (OLRR2)	9
1.2.7. Open Loop Ramp Register 3 (OLRR3)	9
1.2.8. PWM Controller Register (PWMCR)	9
1.2.9. Output Controller Register (OCR)	10
1.3. SPI Master regiszterek	11
1.3.1. Control Register (CTRL)	11
1.3.2. Data Register (DAT)	12
1.4. UART regiszterek	13
1.4.1. Control Register (CTRL)	13
1.4.2. Prescaler Register (PSCR)	14
1.4.3. Data Register (DAT)	14
2. Debug regiszterek	15
2.1. Az absztrakt parancsok felépítése	15
2.1.1. Access Register	15
2.1.2. Access Memory	16
2.2. Debug Modul regiszterek	17
2.2.1. Abstract Data 0 (data0)	17
2.2.2. Debug Module Control (dmcontrol)	18
2.2.3. Debug Module Status (dmstatus)	19

2.2.4. Hart Array Window Select (hawindowssel)	20
2.2.5. Hart Array Window (hawindow)	20
2.2.6. Abstract Control and Status (abstractcs)	20
2.2.7. Abstract Command (command)	21
2.2.8. Abstract Command Autoexec (abstractauto)	21
2.2.9. Configuration String Pointer 0 (confstrptr0)	21
2.2.10. Next Debug Module (nextdm)	21
2.2.11. Authentication Data (authdata)	22
2.2.12. Halt Summary 0 (haltsum0)	22

1.

Periféria regiszterek

1.1. GPIO regiszterek

A GPIO periféria regiszterei 8, 16 vagy 32 bites írás/olvasás művelettel is hozzáférhetők.

1.1.1. State Register (SR)

Regiszter cím: 2080

1. táblázat: State Register (SR)

Bit	R/W	Név	Alapérték
[31:0]	R/W	STATE	0x0

Olvasása az adott indexű GPIO láb állapotát adja vissza (magas vagy alacsony feszültségen van). Az adott láb írása csak akkor van figyelembe véve, ha a hozzá tartozó DIR bit 1, tehát kimeneti irányú a láb. Ebben az esetben $U_{LábX} = U_{dd} \cdot STATE[LábX_index]$.

0b0: LábX bemenete digitális 0 vagy kimenő feszültsége $U_{LábX} = 0V$.

0b1: LábX bemenete digitális 1 vagy kimenő feszültsége $U_{LábX} = U_{dd}$.

Ahol $X = 0...31$.

1.1.2. Direction Register (DIR)

Regiszter cím: 0x2084

2. táblázat: Direction Register (DIR)

Bit	R/W	Név	Alapérték
[31:0]	R/W	DIR	0x0

Beállítja az adott indexű GPIO láb használati irányát. Alapállapotban minden láb bemenet, a lábak védelmének érdekében.

0b0: LábX bemenetként működik, $STATE[LábX_index]$ csak olvasható.

0b1: LábX kimenetként működik, $STATE[LábX_index]$ írható és olvasható.

Ahol $X = 0...31$.

1.2. MotVez regiszterek

1.2.1. Position Detector Register (PDR)

Regiszter cím: 0x2002

3. táblázat: Position Detector Register (PDR)

Bit	R/W	Név	Alapérték
[15]	R/W	HALL_EN	0x0

Választás a Hall szenzoros és szenzor nélküli üzemmód között.

0b0: A pozíció bemenet komparátor jelként kezelt.

0b1: A pozíció bemenet Hall szenzor jelként kezelt.

[14:12]	R	POS_PTRN	0x0
---------	---	----------	-----

Csak olvasható bitek. Az érzékelt forgórész pozíció jel. Hall módban az érzékelő bemeneteket adja. Szenzor nélküli módban a szűrő beállítástól függő komparátor jeleket tartalmazza.

Bit 14: A fázis pozíció leje.

Bit 13: B fázis pozíció jele.

Bit 12: C fázis pozíció jele.

[11:10]	R/W	DEMAG_EN	0x0
---------	-----	----------	-----

Ki- vagy bekapcsolja a back-EMF komparátor jel demagnetizációs pulzus szűrőt.

0b00: A demag szűrő ki van kapcsolva.

0b01: A demag szűrő be van kapcsolva.

0b10: Fenntartott.

0b11: Fenntartott.

[9:8]	R/W	PWM_SYNC	0x0
-------	-----	----------	-----

Ez a bitmező állítja be a komparátor jel PWM-hez való szinkronizálását.

0b00: A PWM szinkronizálás ki van kapcsolva.

0b01: A komparátor mintavételezés a PWM lefutó élén történik.

0b10: A komparátor mintavételezés a PWM felfutó élén történik.

0b11: A komparátor mintavételezés a PWM fel- és lefutó élén történik.

Bit	R/W	Név	Alapérték
[7]	R/W	BEMF_FILT_EN	0x1

Ki- vagy bekapcsolja a back-EMF komparátor szűrőt.

0b0: A komparátor szűrő ki van kapcsolva.

0b1: A komparátor szűrő be van kapcsolva.

Bit	R/W	Név	Alapérték
[6:0]	R/W	BEMF_FILT_CYCLES	0xA

Ez a bitmező állítja be a komparátor szűrő legszélesebb kiszűrt impulzusának a szélességét a szűrő órajel ciklus egységében kifejezve.

1.2.2. Zero-Crossing Period Register (ZCPR)

Regiszter cím: 0x2004

4. táblázat: Zero-Crossing Period Register (ZCPR)

Bit	R/W	Név	Alapérték
[15:0]	R	ZCPD	0x0

Csak olvasható bitek. A motor engedélyezett állapotában két pozíció változás között eltelt periódus számát tartalmazza a kommutációs időzítő előosztó által előállított számolási sebesség szerint. Fékezéskor a beállított fékezés periódusát tartalmazza.

1.2.3. Commutation Controller Register 1 (CCONR1)

Regiszter cím: 0x2006

5. táblázat: Commutation Controller Register 1 (CCONR1)

Bit	R/W	Név	Alapérték
[15]	R/W	MOT_EN	0x0

Engedélyezi a motor futását. Szenzor nélküli módban megkezdi a motor felpörgetését, Hall szenzoros módban engedélyezi a kommutációt. Ha $EN_CTRL_MOT_EN = 1$, ennek a bitnek nincs hatása.

0b0: A motor futtatása nincs engedélyezve.

0b1: A motor futtatása engedélyezett.

[14]	R/W	MOT_DIR	0x1
Meghatározza a motor forgási irányát. ¹ Az egyes beállításoknál a motor forgási iránya a rendszer megvalósításától függ.			
0b0: A motor az egyik irányba forog.			
0b1: A motor a másik irányba forog.			
[13]	R/W	MOT_BRAKE	0x0
Ez a bit a motor fékezését engedélyezi a motor kikapcsolása (engedélyezés negálása) után.			
0b0: A H-híd kimenetek lebegő állapotba kerülnek leálláskor.			
0b1: A H-híd a beállított időre fékező üzembe áll leálláskor. Csak ezután áll lebegő állapotba.			
[12]	R/W	SYNC_MOT_MODE	0x0
Engedélyezi a szinkron motor módot. Ebben a módban a kommutáció vezérlő előre meghatározott időközökkel, erőltetett kommutációval forgatja a motort. (Nyílt hurkú kommutáció.)			
0b0: Zárt hurkú kommutáció, normál üzemmód.			
0b1: Nyílt hurkú kommutáció, szinkron motor mód.			
[11]	R/W	EN_CTRL_MOT_EN	0x0
Beállítja az engedélyező láb általi motor indítást.			
0b0: A motor indítás az engedélyező láb és a MOT_EN bit együttesével kezdődik.			
0b1: A motor indítást közvetlenül az engedélyező láb vezérli.			
[10:6]	R/W	COAST_LOCK_CNT	0xA
Beállítja a szenzor nélküli üzemmód során a felpörgetés utáni szinkronizáció közben megvárt nullátmenet számát.			
[5:0]	R	FENNTARTOTT	0x0

¹Ha a motor forgása közben változtatunk irányt szenzor nélküli üzemmódban, a kommutáció összeomolhat.

1.2.4. Commutation Controller Register 2 (CCONR2)

Regiszter cím: 0x2008

6. táblázat: Commutation Controller Register 2 (CCONR2)

Bit	R/W	Név	Alapérték
[15:13]	R/W	DEMAG_PERIOD	0x3
Meghatározza a demag szűrő demagnetizációs tranziens kommutáció utáni vizsgálatának időtartamát. A kommutációs periódust a kettő DEMAG_PERIOD-ik hatványával osztva kapjuk az időtartamot.			
[12:5]	R/W	COMM_TIM_PSC	0x14
A kommutációs időzítő órajelének osztószáma a MotVez órajeléhez képest.			
[4:0]	R/W	BRAKE_LENGTH	0xA

Meghatározza a fékezési időtartamot a motor kikapcsolása után.

1.2.5. Open Loop Ramp Register 1 (OLRR1)

Regiszter cím: 0x200A

7. táblázat: Open Loop Ramp Register 1 (OLRR1)

Bit	R/W	Név	Alapérték
[15:13]	R/W	OL_RAMP_CONST	0x4
Meghatározza a felpörgetési sebességgörbe meredekségét. Minél kisebb az érték, annál meredekebb a görbe.			
[12:0]	R/W	OL_RAMP_FINAL	0xBB8

A nyílt hurkú felpörgetés elméleti cél kommutációs periódusa. A kommutációs időzítő által meghatározott periódus idővel megadva.

1.2.6. Open Loop Ramp Register 2 (OLRR2)

Regiszter cím: 0x200C

8. táblázat: Open Loop Ramp Register 2 (OLRR2)

Bit	R/W	Név	Alapérték
[15:0]	R/W	OL_RAMP_START	0xEA60

A nyílt hurkú felpörgetés kezdeti kommutációs periódusa. A kommutációs időzítő által meghatározott periódus idővel megadva.

1.2.7. Open Loop Ramp Register 3 (OLRR3)

Regiszter cím: 0x200E

9. táblázat: Open Loop Ramp Register 3 (OLRR3)

Bit	R/W	Név	Alapérték
[15:0]	R/W	COAST_LOCK_PR	0xFA0

A nyílt hurkú felpörgetés azon periódusa, ahol végetér a felpörgetés és megkezdődik a kommutáció szinkronizálása. A kommutációs időzítő által meghatározott periódus idővel megadva.

1.2.8. PWM Controller Register (PWMCR)

Regiszter cím: 0x2010

10. táblázat: PWM Controller Register (PWMCR)

Bit	R/W	Név	Alapérték
[15]	R/W	PWM_INT_GEN	0x1

Ez a bit választ a belsőleg generált PWM és a külső forrásból betáplált PWM használata között.

0b0: Külsőleg betáplált PWM kerül felhasználásra.

0b1: Belsőleg, az adott paraméterek alapján generált PWM kerül felhasználásra.

[14:9]	R/W	PWM_TIM_PSC	0x6
--------	-----	-------------	-----

Meghatározza a PWM generátor órajelének az osztószámát, ezzel a PWM frekvenciát.

[8:0]	R/W	PWM_DC	0x7B
-------	-----	--------	------

Beállítja a generált PWM kitöltési tényezőjét, ahol:

0x0: 0% kitöltési tényező.

0x1FF: 100% kitöltési tényező.

1.2.9. Output Controller Register (OCR)

Regiszter cím: 0x2012

11. táblázat: Output Controller Register (OCR)

Bit	R/W	Név	Alapérték
[15]	R/W	FET_ATOMIC_SET	0x0

Beállítja a MotVez FET bekapcsoló jelek felhasználó általi felülírását.

0b0: A FET kimeneteket a MotVez állítja be.

0b1: A FET kimeneteket a felhasználó állítja be a FET_STATES bitmezővel.

[14:9]	R	FET_STATES	0x0
--------	---	------------	-----

Ez a mező *FET_ATOMIC_SET* = 0 esetén csak olvasható, a jelenleg aktív FET kimeneteket tartalmazza. *FET_ATOMIC_SET* = 1 esetén a mező írhatóvá válik és a felhasználó adja meg a FET kimeneteket.

Bit 14: A fázis felső oldali FET (AH) állapota.

Bit 13: B fázis felső oldali FET (BH) állapota.

Bit 12: C fázis felső oldali FET (CH) állapota.

Bit 11: A fázis alsó oldali FET (AL) állapota.

Bit 10: B fázis alsó oldali FET (BL) állapota.

Bit 9: C fázis alsó oldali FET (CL) állapota.

[8:0]	R	FENNTARTOTT	0x0
-------	---	-------------	-----

1.3. SPI Master regiszterek

1.3.1. Control Register (CTRL)

Regiszter cím: 0x2088

12. táblázat: Control Register (CTRL)

Bit	R/W	Név	Alapérték
[15]	R/W	PHA	0x0
Beállítja az adatátvitel SCLK órajelhez szinkronizált fázisát.			
0b0: $POL = 0(1)$ -nél az SCLK felfutó (lefutó) élén olvasás, lefutó (feltufó) élén írás.			
0b1: $POL = 0(1)$ -nél az SCLK lefutó (felfutó) élén olvasás, felfutó (lefutó) élén írás.			
[14]	R/W	POL	0x0
Beállítja az SCLK átviteli ütemjel polaritását.			
0b0: Az SCLK nyugalmi állapotban 0.			
0b1: Az SCLK nyugalmi állapotban 1.			
[13:7]	R/W	CLK_PSC	0x7
Az SCLK órajel frekvenciájának kiválasztásához használt osztószám.			
[6]	R	BUSY	0x0
Az SPI Master adatátviteli státuszát tükrözi.			
0b0: Nincs átvitel folyamatban, új kezdeményezhető.			
0b1: Adatátvitel jelenleg folyamatban van.			
[5:0]	R	FENNTARTOTT	0x0

1.3.2. Data Register (DAT)

Regiszter cím: 0x208C

13. táblázat: Data Register (DAT)

Bit	R/W	Név	Alapérték
[31:0]	R/W	DAT	0x0

A Data Register használatos az adat küldésének kezdeményezésére, az átküldendő adat megadására, az adatkeret hosszának beállítására és a kapott adat kiolvasására. A DAT írásakor az írott adat a TX shift regiszterbe, majd kiküldésre kerül az adat hosszával megegyező bitszámmal. Olvasásakor az RX shift regiszter jelenlegi tartalma kapható. A DAT írásának csak $BUSY = 0$ -kor van hatása, olvasásakor pedig az adatot a $BUSY = 0$ érvényesíti.

1.4. UART regiszterek

1.4.1. Control Register (CTRL)

Regiszter cím: 0x2090

14. táblázat: Control Register (CTRL)

Bit	R/W	Név	Alapérték
[15]	R	DAT_RDY	0x0
Az RX beérkezett adat érvényességét jelzi. Ez a bit az érkezett adat kiolvasása után törlődik.			
0b0: Nincs új, érvényes beolvasott adat.			
0b1: Új adat érhető el a DAT regiszterben.			
[14]	R	BUSY	0x0
A kimeneti, TX adatátvitel státuszát jelzi.			
0b0: Nincs TX adatátvitel.			
0b1: Folyamatban van TX adatátvitel.			
[13:11]	R/W	DAT_BITS	0x3
Beállítja a kimenő/befogadott adat szélességét. A bitszélesség alaphelyzetben 8 bit, egyébként $5 + DAT_BITS$ számú.			
[10:9]	R/W	PAR	0x0
Beállítja a paritás ellenőrzés használatát küldéskor és fogadáskor és a paritás bit polaritását.			
0b00: A paritás ellenőrzés nincs használatban.			
0b10: A paritás ellenőrzés nincs használatban.			
0b01: A paritás 0 páros számú 1 esetén az adatban.			
0b11: A paritás 1 páros számú 1 esetén az adatban.			
[8]	R/W	STOPB	0x0
Beállítja a keret végét jelző, 1 értékű STOP bitek számát fogadás és kiküldés esetén.			
0b0: 1 darab STOP bit a keret végén.			
0b1: 2 darab STOP bit a keret végén.			
[7:0]	R	FENNTARTOTT	0x0

1.4.2. Prescaler Register (PSCR)

Regiszter cím: 0x2092

15. táblázat: Prescaler Register (PSCR)

Bit	R/W	Név	Alapérték
[15:0]	R/W	CLK_PSC	0x36

Beállítja a kívánt fogadási és küldési bitfrekvencia értéket.

1.4.3. Data Register (DAT)

Regiszter cím: 0x2094

16. táblázat: Data Register (DAT)

Bit	R/W	Név	Alapérték
[31:9]	R	FENNTARTOTT	0x0
[8:0]	R/W	DAT	0x0

Írás erre a bitmezőre elindítja a TX műveletet az írott adattal. E bitmező olvasása a legutóbbi fogadott adatcsomagot adja vissza. Az írás csak akkor van hatással, ha $BUSY = 0$, az olvasott adatot a $DAT_RDY = 1$ bit érvényesíti. A küldés és fogadás adatszélessége a beállított érték alapján alakul. A küldendő adatot a $DAT[(n-1):0]$ helyre kell írni, az olvasást a $DAT[(n-1):0]$ helyről kell végezni, ahol n a beállított bitszélesség.

2.

Debug regiszterek

2.1. Az absztrakt parancsok felépítése

2.1.1. Access Register

17. táblázat: Az Access Register parancs felépítése.

Bit	Név
[31:24]	cmdtype
Acces Register parancshoz 0 értékű kell legyen.	
[23]	FENNTARTOTT
[22:20]	aarsize
A hozzáférés adatszélessége. Értéke 2 32 bithez, máskülönben sikertelen a művelet.	
[19:18]	Nem támogatott.
[17]	transfer
0b0: A write mező által adott művelet nem kerül végrehajtásra.	
0b1: A write mező által adott művelet végrehajtása.	
[16]	write
0b0: A választott regiszter értéke a data0 -ba másolódik.	
0b1: A data0 értéke a választott regiszterbe íródik.	

[15:0]	regno
--------	-------

A választott regiszter címe. *Eltérő a szabványban megadott címeiktől!*

0x0: A választott regiszter a 0. indexű.

0x1F: A választott regiszter a 31. indexű.

2.1.2. Access Memory

18. táblázat: Az Access Memory parancs felépítése.

Bit	Név
[31:24]	cmdtype
Acces Memory parancshoz 2 értékű kell legyen.	
[23]	Nem támogatott.
<i>Szabványtól való eltérés!</i>	
[22:20]	aamsize
0x0: A művelet a memória hely alsó 8 bitjére vonatkozik. 0x1: A művelet a memória hely alsó 16 bitjére vonatkozik. 0x2: A művelet a memória hely alsó 32 bitjére vonatkozik. 0x3: Nem támogatott. 0x4: Nem támogatott.	
[19]	Nem támogatott.
<i>Szabványtól való eltérés!</i>	
[18:17]	FENNTARTOTT
[16]	write
0b0: A data1 -ben megadott memória címen lévő érték data0 -ba másolódik. 0b1: A data0 értéke a data1 -ben megadott memória címre íródik.	
[15:14]	Nem támogatott.
[13:0]	FENNTARTOTT

2.2. Debug Modul regiszterek

Az alábbiakban felsorolásra kerülnek a Debug Modul debugger által elért regiszterei. Az egyes regiszterek teljes leírása és működése a "RISC-V External Debug Support Version 0.13.2" RISC-V International által közzétett dokumentumban található.

2.2.1. Abstract Data 0 (data0)

Regiszter cím: 0x04

19. táblázat: Abstract Data 0 (data0)

Bit	R/W	Név	Alapérték
[31:0]	R/W	data	0x0

2.2.2. Debug Module Control (dmcontrol)

Regiszter cím: 0x10

20. táblázat: Debug Module Control (dmcontrol)

Bit	R/W	Név	Alapérték
[31]	W	haltreq	-
[30]	W1	resumereq	-
[29]	R/W	hartreset	0x0
[28]	W1	ackhavereset	-
[27]	R	FENNTARTOTT	0x0
[26]	R	hasel	0x0
[25:16]	R/W	hasello	0x0
[15:6]	R/W	haselhi	0x0
[5:4]	R	FENNTARTOTT	0x0
[3]	W1	setresethaltreq	-
[2]	W1	setresethaltreq	-
[1]	R/W	ndmreset	0x0
[0]	R/W	dmactive	0x0

2.2.3. Debug Module Status (dmstatus)

Regiszter cím: 0x11

21. táblázat: Debug Module Status (dmstatus)

Bit	R/W	Név	Alapérték
[31:23]	R	FENNTARTOTT	0x0
[22]	R	Nem támogatott.	0x0
[21:20]	R	FENNTARTOTT	0x0
[19]	R	allhavereset	-
[18]	R	anyhavereset	-
[17]	R	allnonexistent	-
[16]	R	anynonexistent	-
[15]	R	allresumeack	-
[14]	R	anyresumeack	-
[13]	R	allunavail	-
[12]	R	anyunavail	-
[11]	R	allrunning	-
[10]	R	anyrunning	-
[9]	R	allhalted	-
[8]	R	anyhalted	-
[7]	R	authenticated	0x1
[6]	R	authbusy	0x0
[5]	R	hasresethaltreq	0x1
[4]	R	confstrptrvalid	0x0
[3:0]	R/W	version	0x2

2.2.4. Hart Array Window Select (hawindowssel)

Regiszter cím: 0x14

22. táblázat: Hart Array Window Select (hawindowssel)

Bit	R/W	Név	Alapérték
[31:15]	R	FENNTARTOTT	0x0
[14:0]	R/W	hawindowssel	0x0

2.2.5. Hart Array Window (hawindow)

Regiszter cím: 0x15

23. táblázat: Hart Array Window (hawindow)

Bit	R/W	Név	Alapérték
[31:0]	R/W	maskdata	0x0

2.2.6. Abstract Control and Status (abstractcs)

Regiszter cím: 0x16

24. táblázat: Abstract Control and Status (abstractcs)

Bit	R/W	Név	Alapérték
[31:29]	R	FENNTARTOTT	0x0
[22]	R	progbuFSIZE	0x0
[23:13]	R	FENNTARTOTT	0x0
[19]	R	busy	0x0
[18]	R	FENNTARTOTT	0x0
[10:8]	R/W1C	cmderr	0x0
<i>Szabványtól való eltérés!</i>			
[7:4]	R	FENNTARTOTT	0x0
[3:0]	R	datacount	0x1

Szabványtól való eltérés!

2.2.7. Abstract Command (command)

Regiszter cím: 0x17

25. táblázat: Abstract Command (command)

Bit	R/W	Név	Alapérték
[31:24]	W	cmdtype	0x0
[23:0]	W	control	0x0

2.2.8. Abstract Command Autoexec (abstractauto)

Regiszter cím: 0x18

26. táblázat: Abstract Command Autoexec (abstractauto)

Bit	R/W	Név	Alapérték
[31:16]	R/W	Nem támogatott.	0x0
[15:12]	R	FENNTARTOTT	0x0
[11:0]	R/W	Nem támogatott.	0x0

2.2.9. Configuration String Pointer 0 (confstrptr0)

Regiszter cím: 0x19

27. táblázat: Configuration String Pointer 0 (confstrptr0)

Bit	R/W	Név	Alapérték
[31:0]	R	Nem támogatott.	-

Szabványtól való eltérés!

2.2.10. Next Debug Module (nextdm)

Regiszter cím: 0x1D

28. táblázat: Next Debug Module (nextdm)

Bit	R/W	Név	Alapérték
[31:0]	R	addr	0x0

2.2.11. Authentication Data (authdata)**Regiszter cím: 0x30**

29. táblázat: Authentication Data (authdata)

Bit	R/W	Név	Alapérték
[31:0]	R	data	-

2.2.12. Halt Summary 0 (haltsum0)**Regiszter cím: 0x40**

30. táblázat: Halt Summary 0 (haltsum0)

Bit	R/W	Név	Alapérték
[131:...]	R	FENNTARTOTT	0x0
[...:0]	R	Nem támogatott.	-

Szabványtól való eltérés!