

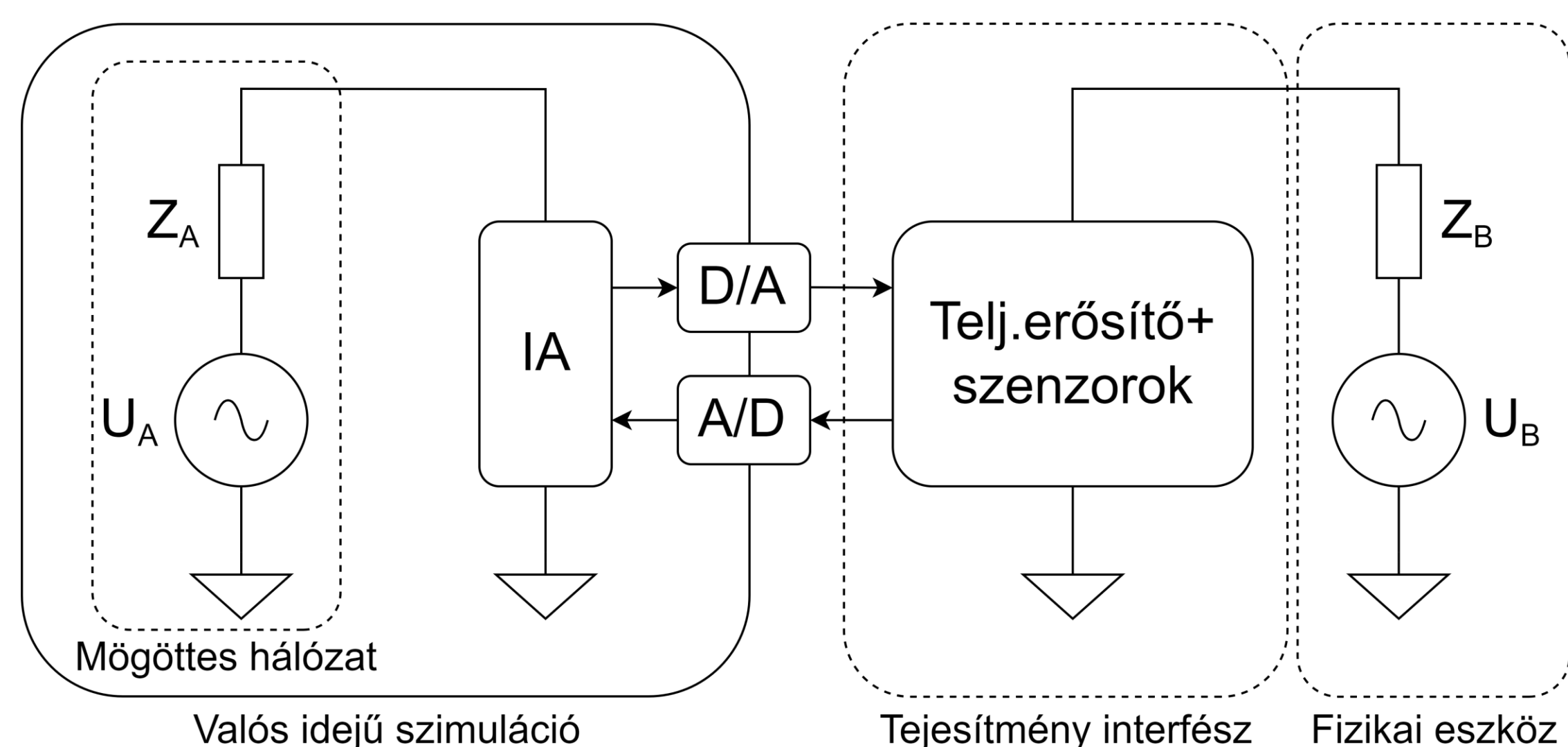
Interfész algoritmusok vizsgálata Power Hardware-in-the-Loop szimulációs környezetben

Rózsa Máté, Dr. Csatár János

BME Smart Power Laboratórium
rozsa.mate@edu.bme.hu

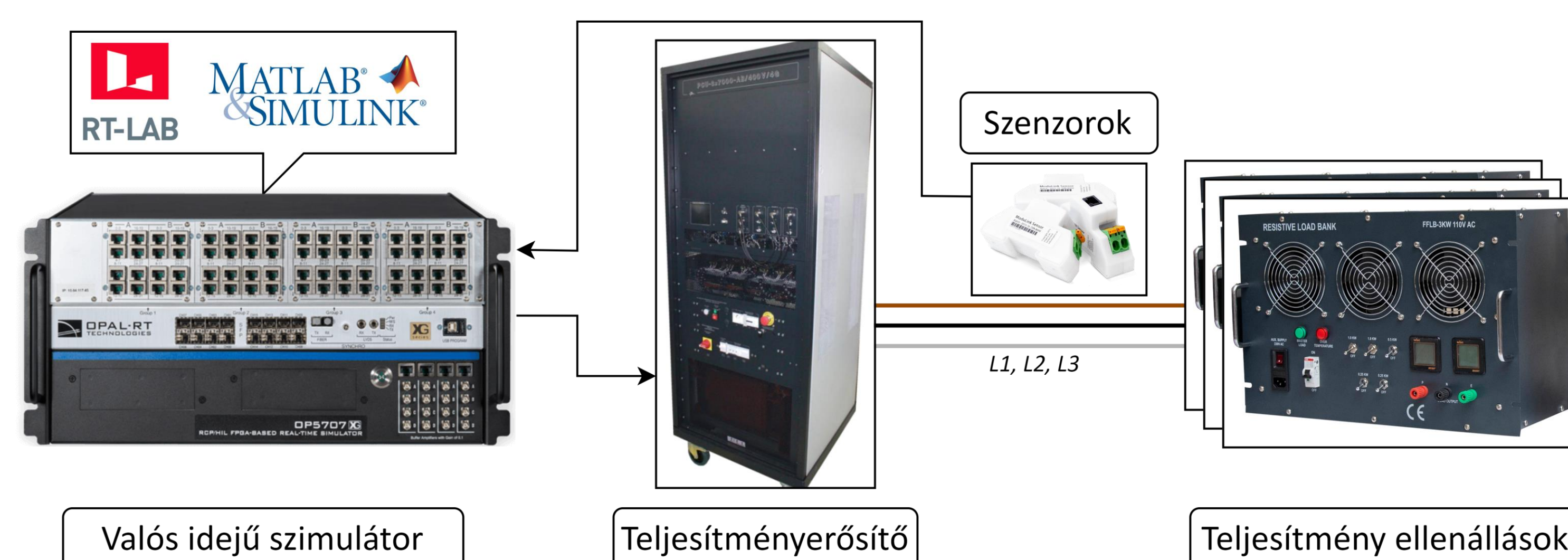
Bevezetés

- > Power Hardware-in-the-Loop
 - Rugalmasság • Tetszőleges üzemállapot • Automatizálhatóság
- > IA helyes megválasztása kritikus



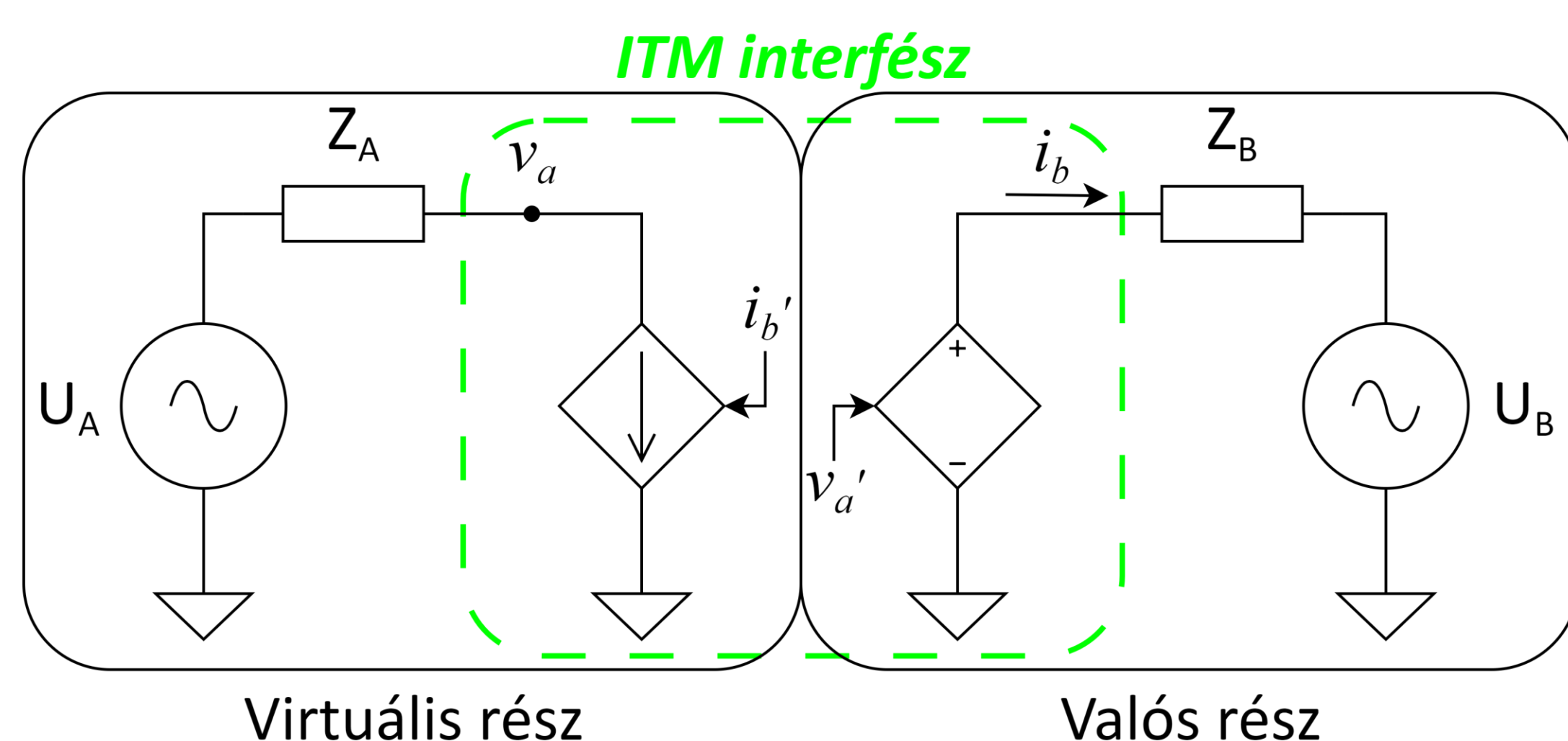
Szimulációs keretrendszer

- > Hibák, nemidealitások
- > Pontos ismeret → IA precízebb megválasztása
- > Kialakítás → feszültséggenerátoros ITM és TLM



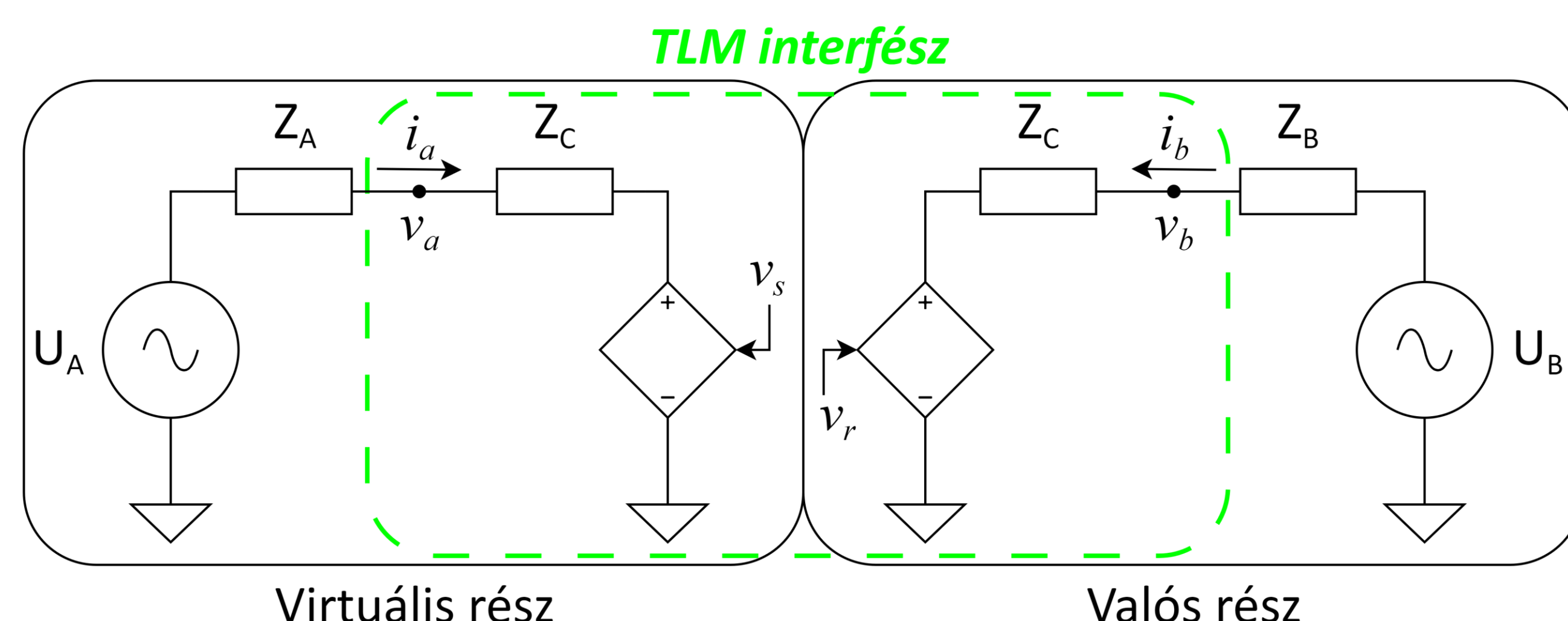
ITM – Ideal Transformer Model

- > Elterjedten használt
- > Kiegészítő módszerek
- > Kompenzáló módszerek
- > - Impedanciafüggő stabilitás
- > + Egyszerű
- > - Késleltetés → fázishiba



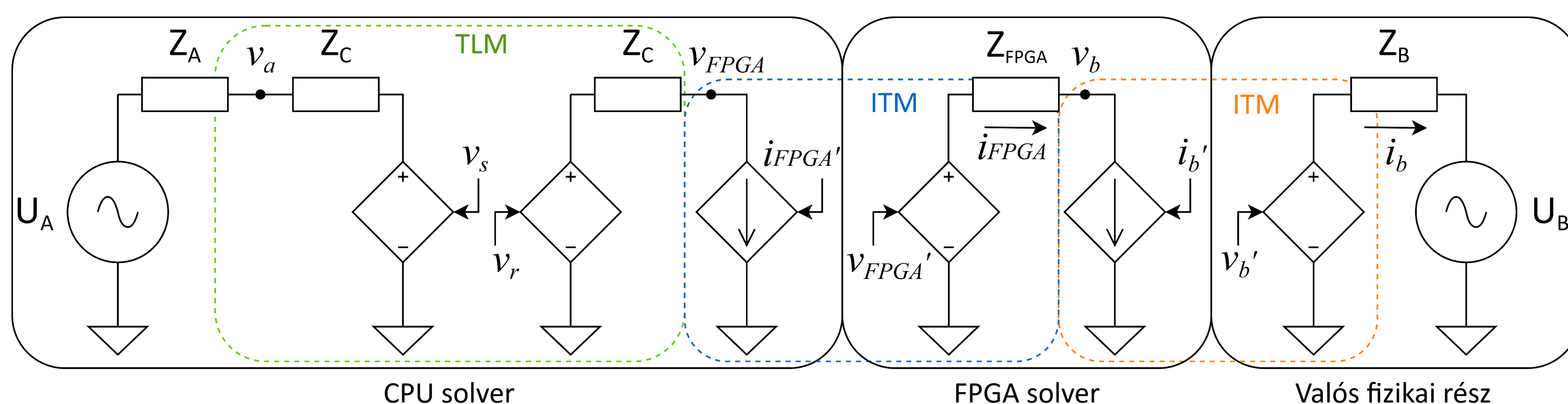
TLM – Transmission Line Model

- > + Nagy stabilitás
- > - Fizikai ellenállás
- > - Kisebb pontosság
- > Távvezeték reprezentáció
- > Állapotterek szeparálása
- > Befutási idő = szimulációs időlépcső

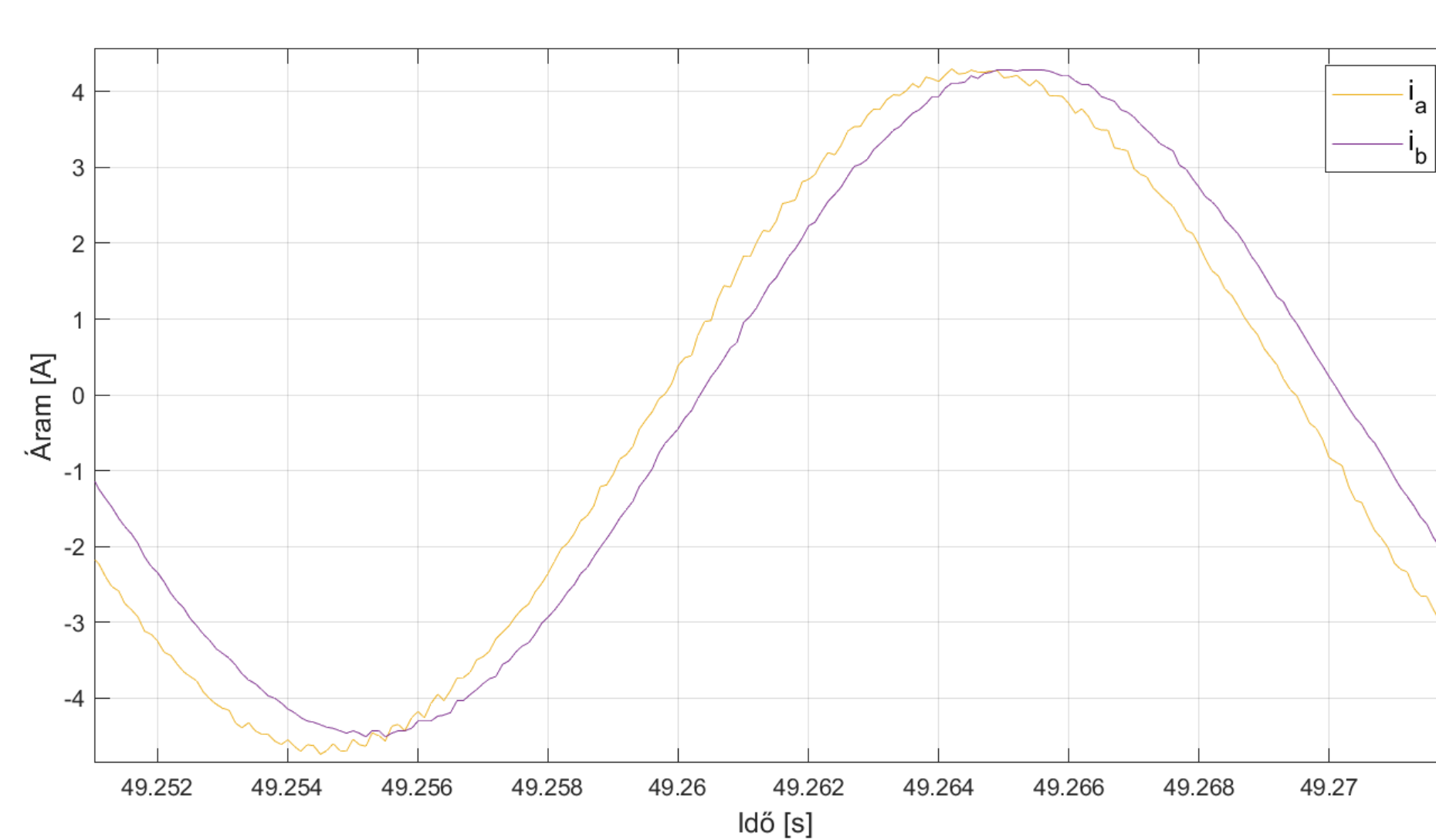
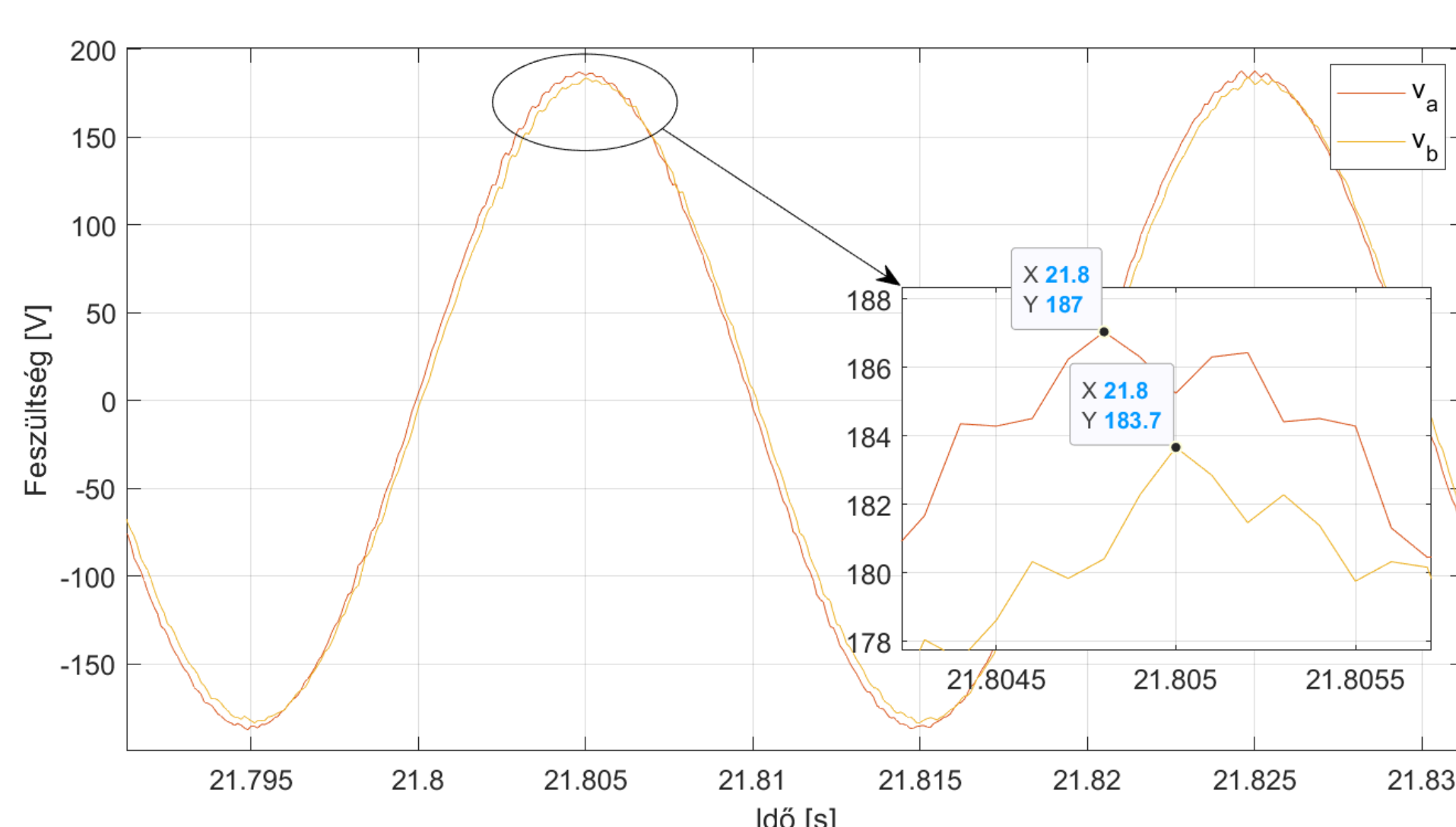


Többszintű interfész algoritmus

- > Nagy időlépcső
- > Kiterjedt modell
- > Előnyök egyesítése és hátrányok kiküszöbölése
- > Kis időlépcső
- > Gyors interfész a fizikai világgal



Mérési eredmények



Konklúzió

- > Nagy pontosság és stabilitás
- > Széles működési tartomány
- > Áttekinthető, "felhasználóbarát"